



Tokyo Tech

Press Release

2024 年 6 月 17 日

東京工業大学

サブテラヘルツ帯 CMOS IC で 640 Gbps の無線伝送に成功

－ 超高速無線通信を用いた遠隔医療や自動運転の実装に前進 －

【要点】

- 世界最速の 640 Gbps の伝送速度を達成する CMOS 送受信 IC を開発
- 次世代無線通信での周波数候補である D 帯（110-170 GHz）で動作
- 超高速通信を用いた新サービスの創出や次世代通信インフラへの応用を期待

【概要】

東京工業大学 工学院 電気電子系の岡田健一教授と情報通信研究機構（NICT）の研究チームは、サブテラヘルツ帯（用語 1）CMOS 送受信 IC を開発し、毎秒 640 ギガビットの無線伝送に成功した。

次世代無線通信では、幅広い周波数を利用できるサブテラヘルツ帯を用いて、100 Gbps 以上の超高速無線通信を実現することが期待されている。しかしながら、従来、無線通信に使用していた周波数に比べ、非常に高い周波数であるため、無線デバイスの性能劣化やコスト増加が課題であった。特に、広帯域にわたり、多値変調（用語 2）に要求される高い SNR（用語 3）を実現するのが困難であった。

今回の研究では、D 帯（用語 4）向けの CMOS 送受信 IC を開発した。安価で量産性に優れる 65 nm CMOS を採用し、送信と受信の高周波部をそれぞれ 1 チップに集積した。広帯域・高 SNR に適した回路アーキテクチャを考案し、高精度モデリング・設計技術により、114-170 GHz の 56 GHz にわたる超広帯域特性を実現した。

作製した送受信機を用いて無線伝送測定を行ったところ、送受信一対のアンテナを用いて 200 Gbps の伝送速度を達成した。また、4×4 MIMO（用語 5）適用時に 640 Gbps の伝送速度を達成した。さらに、距離 15 m において 120 Gbps の伝送速度を達成した。これらの特性は、現行 5G の伝送速度の 10-100 倍に相当するものであり、また、CMOS など汎用的な技術で実現していることから、XR（用語 6）を用いた新サービスの創出や、それを支える x-Haul（用語 7）など次世代通信インフラの実現と普及に貢献することが期待される。

本研究成果は、6 月 16 日～20 日に米国ホノルルで開催される「2024 IEEE Symposium on VLSI Technology & Circuits」で発表される。また、この発表論文は同国際学会の注目論文の一つに選定されている。

●背景

次世代無線通信では、広い周波数帯域を利用できるサブテラヘルツ帯（100-300 GHz）を用いて、5G の 10 倍に相当する 100 Gbps 級の超高速無線通信の実現を目指している。これにより、増加を続ける通信トラフィックに対応することが期待されている。しかしながら、サブテラヘルツ帯は、現在 5G(28GHz 帯)や Wi-Fi(60GHz 帯)で使用されているミリ波帯に比べても非常に高い周波数帯であるため、信号の損失が大きくなることや、波長が短くなることに伴い無線送受信機の設計や製造の難易度が大幅に上がり、性能の劣化やコストの増加につながる。そのため、サブテラヘルツ帯通信の実用と普及に向けては、高周波集積回路 (IC) 技術を用いた低コストで高性能な無線送受信機の実現が強く求められている。

100 GHz を超える周波数帯においては、化合物半導体を用いたデバイスが高い出力電力などの優れた特性を示すことが実証されているが、制御用デジタル回路との集積が困難であるという課題がある。一方で、近年、量産性や集積性に優れるシリコン COMS やシリコンゲルマニウム (SiGe) を用いたサブテラヘルツ帯 IC の報告も増えている。しかしながら、数十 GHz の広い帯域幅にわたって、16QAM や 32QAM などの多値変調に要求される高 SNR を実現するのが困難で、サブテラヘルツ帯の広い周波数帯域の利点を十分に生かせていなかった。

●研究成果

今回開発したのは、D 帯（110-170 GHz）向けの送信 IC と受信 IC からなるチップセットである。プロセスは、安価で量産性・集積性に優れる 65 nm シリコン CMOS を採用した。送信 IC と受信 IC は、高出力増幅器 (PA) /低雑音増幅器 (LNA)、周波数変換器 (Mixer)、分布型増幅器 (DA)、周波数逡倍器 (Quadrature) 等をそれぞれ 1 チップに集積している (図 1 左)。チップサイズは、送信 IC が 1.87 mm×3.30 mm、受信 IC が 1.65 mm×2.60 mm である。

【回路設計】

回路設計においては、サブテラヘルツ帯の優位性を生かすために、高精度なデバイスモデリングに基づいて、それぞれの回路ブロックにおいて広帯域・高 SNR を実現する回路アーキテクチャを考案した。具体的には、8 パス低 Q 電力合成による電力増幅器、2 パス低 Q 電力合成による低雑音増幅器、広帯域インピーダンス変換ミキサ、コモンソース型のカスケード**分布型増幅器**（用語 8）を提案し、広帯域かつ高 SNR な特性を実現した。開発した CMOS 送受信 IC を評価し、56 GHz（114 GHz から 170 GHz まで）の極めて広い帯域幅にわたって、高い SNR を有していることを確認した。

【IC チップの送受信機への実装】

作製した IC チップは、プリント基板 (PCB) 上に**フリップチップ実装**（用語 9）した (図 1 中)。さらに、外部アンテナと接続して無線伝送評価するために、PCB 上で、伝送線路から導波管へ変換する機構を開発した (図 1 右)。変換部の損失は、約 4 dB と小さ

く抑えられている。この構成により、アンテナとのインターフェースは標準的な導波管となり、用途に応じて各種アンテナとの接続が可能である。

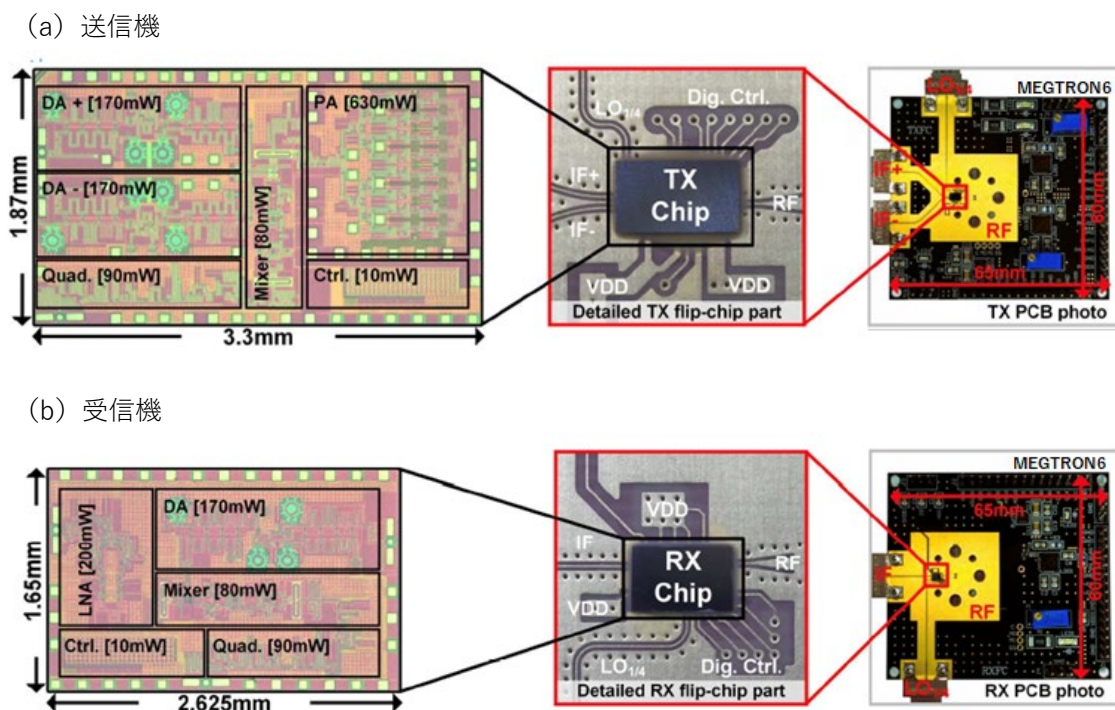


図1 開発したD帯送受信機

(左) CMOS 送受信 IC (中) フリップチップ実装した IC チップ (右) ボード全体

【送受信機の性能評価】

開発したD帯送受信機を利用得25dBiのアンテナに接続して、実際に電波を発射して無線伝送測定を行った。距離36cmで、シンボルレート40Gbaud、32QAMの変調信号を用いて評価したところ、 10^{-3} 以下のビットエラーレート(BER)を達成するのに必要な変調精度($\text{EVM(RMS)} < -19.6\text{ dB}$)を満足していることを確認した(図2)。これは、伝送速度200Gbpsに相当し、現行5Gの最大伝送速度の10倍以上に相当する。さらに、垂直・水平偏波多重(用語10)を用いて、 4×4 MIMO測定を行ったところ、16QAM変調時に4チャンネルそれぞれ160Gbpsの伝送速度を確認し、合計で640Gbpsを達成した。これらの特性は、集積回路で実現した無線送受信機としては、世界最高の伝送速度となる。

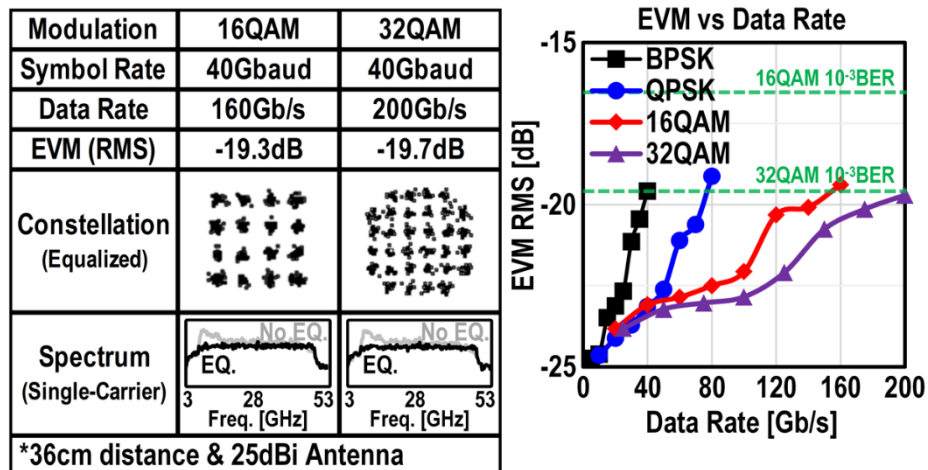


図2 近距離（36 cm）での無線伝送測定の結果

（左）16、32QAM 変調時の変調精度(EVM)、コンスタレーション、スペクトル
（右）変調信号とシンボルレートを変えたときの伝送速度と EVM の関係

また、同じ D 帯送受信機に高利得（43 dBi）のアンテナを接続し、NICT が保有する長距離伝送用の測定環境（B5G 電波暗室棟）と測定技術を用いて、見通し内 15 m の距離で無線伝送測定を行った（図 3）。その結果、16QAM 変調時に 120 Gbps の伝送を実証した。

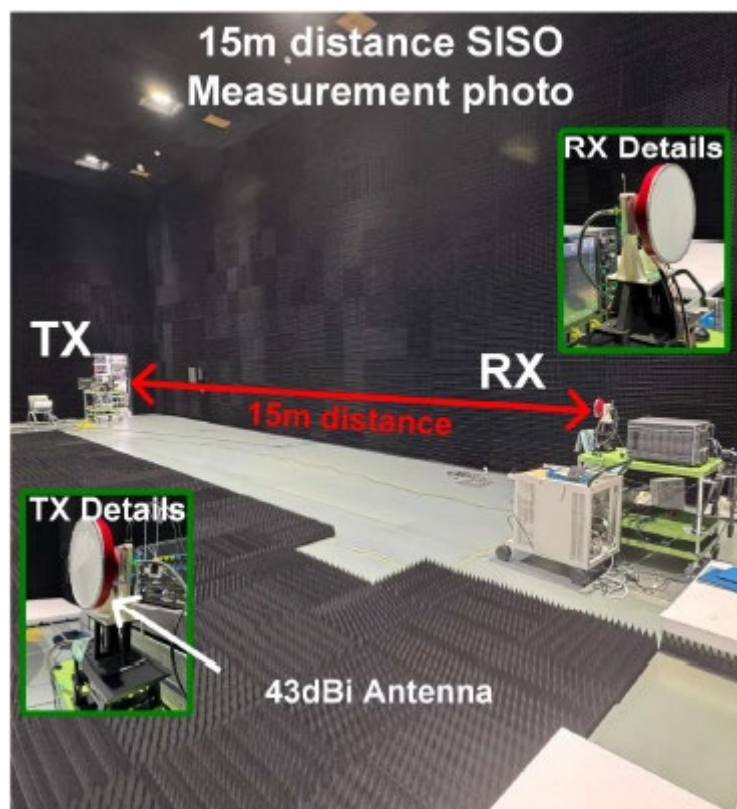


図3 伝送距離 15 m での無線伝送測定の様子

●社会的インパクト

今後、自動運転や遠隔医療などの普及や、XRを用いた新サービスの出現等により、高速・大容量通信の需要は増加し続けることが予想される。本研究で達成した伝送速度は、現行の 5G の 10-100 倍に相当するものであり、また、安価で量産性に優れる CMOS プロセスで実現していることから、こうした通信需要に対応した無線デバイスや、それを支える通信インフラの実現と普及に大きく貢献できると考えられる。

●今後の展開

今回開発した D 帯送受信機は、汎用性や歩留まりの高い半導体プロセスや実装技術、標準的なインターフェースを採用しており、再現性・拡張性が高い。そのため、サブテラヘルツ帯通信の有望な応用先の一つと期待される x-Haul 向け固定無線通信などに向け、大規模化し、さらなる長距離・大容量伝送を目指す。

●付記

本研究は、総務省委託研究「テラヘルツ波による超大容量無線 LAN 伝送技術の研究開発 (JPJ000254)」の成果の一部である。

【用語説明】

- (1) **サブテラヘルツ帯**：無線通信における周波数帯の一つで、通常、100 GHz から 300 GHz の周波数帯を指すことが多い。
- (2) **多値変調**：デジタル通信において、1つのシンボル（信号の状態）に複数のビットを割り当てる変調方式。16QAM（Quadrature Amplitude Modulation）では、シンボル当たり 4 ビット、32QAM では 5 ビットの情報量を伝送することができる。
- (3) **SNR**：Signal-to-Noise Ratio、信号対雑音比。所望信号と雑音の強度の比率を示す指標。SNR が高いほど、通品品質が良好であることを示す。
- (4) **D 帯**：サブテラヘルツ帯の一部で、110 GHz から 170 GHz の周波数帯。6G で用いられる有力な候補周波数帯の一つ。
- (5) **MIMO**：Multiple-Input Multiple-Output の略。送信機と受信機の双方で複数のアンテナを用いて送受信し、通信容量を増やす無線通信技術。
- (6) **XR**：Cross Reality の略。現実世界と仮想世界を融合することで、現実では知覚できない新たな体験を創造する技術の総称。VR（仮想現実）、AR（拡張現実）、MR（複合現実）などが含まれる。
- (7) **x-Haul**：移動通信システムにおいて、アクセスポイントとデータセンター間を接続するトランスポート・ネットワークの総称。ネットワーク形態により、フロントホール、ミッドホール、バックホールなどに分類される。
- (8) **分布型増幅器**：トランジスタの寄生容量を伝送線路の一部として、カットオフ周波数の高い伝送線路を構成することにより、広帯域な特性を実現する増幅器の構成。

- (9) **フリップチップ実装**：半導体チップに接続用バンプを形成し、反転（フリップ）して基板に接続、実装する方法。ワイヤー接続に比べ、実装面積削減や接続に起因する性能劣化を抑えられる利点がある。
- (10) **偏波多重**：同一周波数で異なる偏波モードに独立な信号を乗せて伝送し、伝送容量を向上する通信技術。偏波モードの組み合わせには、直線偏波における垂直と水平、円偏波における右旋と左旋などがある。

【発表予定】

本研究成果は 6 月 16 日からホノルルで開催される国際会議 2024 IEEE Symposium on VLSI Technology & Circuits で講演セッションとデモセッションで発表される。また、本研究は、同国際会議の論文委員会において高く評価され、回路セッション全 138 件の発表のうち 11 件の注目論文の一つに選定されている。

タイトル： A 640-Gb/s 4×4-MIMO D-Band CMOS Transceiver Chipset

講演セッション： C9 Wireless Transceivers

講演時間： 現地時間 6 月 18 日 午後 3 時 50 分～4 時 15 分

デモ時間： 現地時間 6 月 17 日 午後 5 時 30 分～7 時 30 分

会議 Web サイト：<https://www.vlsisymposium.org/>

【問い合わせ先】

東京工業大学 工学院 電気電子系 教授

岡田 健一（おかだ けんいち）

Email: okada@ee.e.titech.ac.jp

TEL: 03-5734-3764 FAX: 03-5734-3764

【取材申し込み先】

東京工業大学 総務部 広報課

Email: media@jim.titech.ac.jp

TEL: 03-5734-2975 FAX: 03-5734-3661