



報道機関各位

東京工業大学広報・社会連携本部長 岡田清

世界最小電力で動作する BLE 無線機を開発

ーデジタル化で実現、IoTの普及を加速ー

【要点】

- 新型デジタル発振器により大幅な低消費電力化を達成
- IoT機器への幅広い利用を期待

【概要】

東京工業大学 工学院 電気電子系の松澤昭教授と岡田健一准教授らの研究グループは、世界最小電力で動作する Bluetooth Low Energy(BLE、ブルートゥース・ローエナジー)無線機 (用語1,2) の開発に成功した。無線機の大部分をデジタル化することにより実現した。

BLE 無線機は最小配線半ピッチ 65nm(ナノメートル)のシリコン CMOS プロセスで試作し、送信時 2.9nW(ミリワット)、受信時 2.3nW の極低消費電力で動作することを確認した。これは、これまでに報告された BLE 無線機の半分以下の消費電力である。長期間にわたり電池交換の必要がなくなり、 $IoT(Internet\ of\ Things$ 、モノのインターネット)技術の普及を大きく加速させる成果である。

研究成果について、2 月 11 日 \sim 15 日に米国サンフランシスコで開かれる「ISSCC 2018(国際固体素子回路会議)」で 2 件の論文を発表する。

本研究開発の成果の一部は国立研究開発法人新エネルギー・産業技術総合開発機構 (NEDO) 委託事業「IoT 推進のための横断技術開発プロジェクト」の結果得られたものである。

●研究の背景・意義

消費電力の少ない無線技術は、IoT 技術の適用範囲を広げる鍵となる技術として、近年盛んに研究開発が行われている。その中でも、Bluetooth Low Energy(BLE)は、従来のBluetooth に比べて 1 桁以上の低消費電力化が可能であり、パソコン周辺機器やスマートフォンを中心に爆発的に利用が広がっている。メッシュネットワーク(端末同士が相互に通信を行う網の目状の通信ネットワーク)にも対応し、より幅広い種類の IoT 端末への搭載が期待されている。

現状の BLE 無線機はボタン電池一つで 2~5 年程度の駆動が可能だが、IoT 端末の耐用年数中に電池交換を不要とするためには、10年以上の駆動が必要となり、BLE 無線機にはさらなる低消費電力化が求められている。

●研究成果

今回の研究成果は、大きく二つに分けることができる。一つは新型デジタル制御遅延回路 (DTC) $^{(\text{Hās}\,3)}$ により、低ジッタ $^{(\text{Hās}\,4)}$ かつ広帯域な特性を実現した低消費電力デジタル PLL 回路 $^{(\text{Hās}\,5)}$ で、もう一つは、そのデジタル PLL 回路を用いて実現した世界最小電力で動作する Bluetooth Low Energy(BLE)無線機に関するものである。

開発した BLE 無線機は、キャリア再生 (用語7) やアナログデジタル変換 (用語8) を PLL 回路に担わせることで大幅な消費電力の削減を可能とした(図 1)。従来の低消費電力デジタル PLL 回路は BLE 無線機に必要な低ジッタかつ広帯域な特性を実現できないことが課題だった。これに対し、今回開発した BLE 無線機のデジタル PLL 回路は、新型デジタル制御遅延回路(DTC)(図 2)により、低ジッタかつ広帯域な特性を実現し、BLE 無線機での利用が可能となった。

これにより、従来の BLE 無線機の受信に必要な回路規模を半分にし、またアナログデジタル変換器(ADC)を不要とすることに成功した。また ADC としての性能向上のために、オフセット分を帰還させることで、大幅な分解能の向上を可能とした。最小配線半ピッチ65nm のシリコン CMOS プロセスで試作した BLE 無線機は、送信時に 2.9 mW、 受信時に 2.3 mW の消費電力で動作する。

図3にBLE 無線機全体の回路ブロック図を示す。送受信回路、局部発振器(PLL)、ベースバンド変復調器などを含み、変復調されたデジタル信号として入出力が可能である。図4にチップ写真を示す。2.26mm(ミリメートル) x1.90mm の小面積で実現した。表1に消費電力の比較を示す。従来、報告があったBLE 無線機の半分以下の消費電力で動作を実現した。Bluetooth 4.2 (BLE)規格に準拠し、幅広い種類のIoT 機器に搭載可能である。

デジタル PLL 回路は単独の評価回路も作成し、同じく最小配線半ピッチ 65nm のシリコン CMOS プロセスで試作、消費電力とジッタ特性において、低消費電力無線向け PLL 回路として、世界最高性能を達成している。PLL 回路には整数分周型と分数分周型 (用語6) がある。整数分周型 PLL は基準信号に対して整数倍の周波数を出力するが、分数分周型は分数倍の任意の周波数の出力が可能である。無線通信には分数分周型の PLL 回路が必要である。アナログ PLL では分数分周型を比較的容易に実現できるが、低消費電力化で有利なデジタル PLL において分数分周型のものはジッタ特性が劣化しやすく実現が難しいことが課題だった。

今回の研究成果におけるデジタル PLL 回路では、新型デジタル制御遅延回路(DTC)により、低ジッタかつ広帯域な特性を低消費電力で実現した。ジッタを消費電力で正規化した

PLL FoM $^{(\text{H}\bar{\text{B}}\ 10)}$ 特性において非常に良好な-246dB の性能を達成した。従来、同様の FoM 性能を達成したものは 8.2mW の消費電力を要したのに対し、8 分の 1 以下の 0.98mW での動作を実現した。また低消費電力モードでは 0.65mW での動作も可能である。

●今後の展開

本開発品の BLE 無線機および極低消費電力のデジタル PLL は、広範な IoT 機器への組み込みが可能であり、メンテナンスフリーでの動作を実現することで、IoT 機器の爆発的普及への足掛かりとなる技術である。また、特許出願中の新型デジタル制御遅延回路や、それを用いたデジタル PLL は、要素的回路であるため、無線機以外の幅広い回路用途に利用可能であり、それぞれの用途での性能向上や低消費電力化が期待できる。

●発表予定

この成果は2月 11日 \sim 15日にサンフランシスコで開催される「**2018 IEEE International Solid-State Circuits Conference (ISSCC 2018)**: **2018 年米国電気電子学会 国際固体素子回路会議**」の2セッションで発表する。

デジタル PLL 技術は講演セッション「Session 15 – RF PLLs」において、「A 0.98mW Fractional-N ADPLL Using 10b Isolated Constant-Slope DTC with FoM of -246dB for IoT Applications in 65nm CMOS (0.98mW で動作する分数分周デジタル PLL −10 ビット DTC により-246dB の FoM を達成一)」の講演タイトルで、現地時間 2 月 13 日午後 1 時半から発表する。BLE 無線機等に利用可能な分数分周型の PLL 回路において、世界最小消費電力を実現した。

Bluetooth 無線機はセッション「Session 28 –Wireless Connectivity」で、「An ADPLL-Centric Bluetooth Low-Energy Transceiver with 2.3mW Interference-Tolerant Hybrid-Loop Receiver and 2.9mW Single-Point Polar Transmitter in 65nm CMOS(送信 2.9mW、受信 2.3mW で動作可能な BLE(Bluetooth Low Energy)無線機)」の講演タイトルで、現地時間 2月 14 日午後 2 時から発表する。

(講演1)

講演セッション: Session 15 - RF PLLs

講演時間:現地時間2月13日午後1時半

講演タイトル: A 0.98mW Fractional-N ADPLL Using 10b Isolated Constant-Slope DTC with FoM of -246dB for IoT Applications in 65nm CMOS (0.98mW で動作する分数分周デジタル PLL -10 ビット DTC により-246dB の FoMを達成-)

(講演2)

講演セッション: Session 28 – Wireless Connectivity

講演時間:現地時間2月14日午後2時

講演タイトル: An ADPLL-Centric Bluetooth Low-Energy Transceiver with 2.3mW Interference-Tolerant Hybrid-Loop Receiver and 2.9mW Single-Point Polar Transmitter in 65nm CMOS (送信 2.9mW、受信 2.3mW で動作可能な BLE(Bluetooth Low Energy)無線機)

【用語説明】

用語 1: Bluetooth

2.4GHz 帯の電波を用いる近距離向け無線通信規格。ワイヤレスキーボードなどで幅広く利用されている。旧来の Bluetooth 規格と、バージョン 4.0 以降で定義された Bluetooth Low Energy (Bluetooth LE, BLE) (用語 2) は同じ周波数帯で共用できるが互換性を持たない。

用語2: Bluetooth Low Energy (Bluetooth LE, BLE)

バージョン 4.0 以降の Bluetooth $^{(H\bar{a}1)}$ 規格でサポートされる低消費電力での通信が可能なモード。旧来の Bluetooth 規格とは互換性を持たず、ほぼ別物の規格である。スマートフォンなどに幅広く搭載されており、IoT 向けの近距離無線規格として期待されている。バージョン 5.0 からはデータレートが 2 倍の 2Mbps となるモードや、通信距離を最大 400m まで伸ばせるモードが規定されている。

用語3:デジタル時間変換器 (DTC: Digital-to-Time Converter)

デジタル制御値により、遅延時間が変化する可変遅延回路。デジタル制御遅延回路 (DCDL, Digitally-Controlled Delay Line)とも呼ばれる。PLL (用語 5) などの幅広い回路で利用されている。

用語4:ジッタ

クロックの重要な特性の一つで、クロック信号の立ち上がりまたは立ち下りタイミングが揺らぐ現象で、本来のタイミングからのずれが統計的にどれぐらいの幅を持つかで評価する。ジッタが小さいほど、クロックの揺らぎが小さい状況を示す。クロックを生成している発振器の位相雑音特性 (用語9) に大きく依存し、位相雑音が低いほど、ジッタも小さくなる。

用語 5:位相同期ループ (PLL: Phase-Locked Loop)

集積回路中では正確な周波数基準が作れないため、水晶発振器による基準周波数 f_{ref} を用い、それを N 逓倍して所望周波数 $N \cdot f_{ref}$ の周波数の信号を得る。PLL には、位相周波数比較器、チャージポンプ、ローパスフィルタを用いるアナログ PLL と、時間差デジタル変換器(TDC)とデジタルローパスフィルタを用いるデジタル PLL(オールデジタル PLL とも呼ばれる)が知られている。

用語6:分数分周 PLL

PLL (^{用語 5)} には、整数分周型と分数分周型がある。整数分周型 PLL では基準信号に対して整数倍の周波数を出力するが、分数分周型では分数倍の任意の周波数の出力が可能である。例えば、水晶発振器から入力される基準クロック周波数が 26MHz の場合、整数分周 PLL では 2418MHz(93 倍), 2444MHz(94 倍), 2470MHz(95 倍)の生

成が可能であるが、分数分周 PLL では 2442MHz(93.923 倍)のような任意の小数精度の逓倍動作が可能である。BLE 等の無線通信用には、整数分周型ではなく分数分周型の PLL が必要である。アナログ PLL では分数分周型を比較的容易に実現できるが、低消費電力化で有利なデジタル PLL において分数分周型のものはジッタ特性 (用語4) が劣化しやすく実現が難しい。

用語7:キャリア再生

受信機での同期検波による復調動作において、送信機で変調に用いた搬送波(キャリア)に同期した信号が必要である。受信した信号を用いて、そこから同期キャリアを得ることをキャリア再生と呼ぶ。

用語8:アナログデジタル変換器 (ADC: Analog-to-Digital Converter)

入力されたアナログ値をデジタル値に変換する変換器。変換動作自体については、アナログデジタル変換(AD変換)と呼ばれる。

用語9:位相雑音

発振器の重要な特性の一つ。必要な周波数の信号に対し、どれだけ不要な周波数のスペクトルを持つかを表す。

用語 1 0: FoM

FoM(Figure of Merit)の略で、消費電力で規格化したジッタ性能を示す。ジッタと消費電力はトレードオフの関係にあり、発振器の消費電力を増やすとジッタが減少し、消費電力を減らすとジッタが増加する。

FoM は、ジッタの標準偏差(σ_t)と消費電力 P_{DC} を用いて、以下の式で定義される。

$$FoM = 10 \log \left[\left(\frac{\sigma_t}{1s} \right)^2 \cdot \frac{P_{DC}}{1 \text{mW}} \right]$$

ジッタ特性が同じで FoM が 10dB 小さければ、消費電力が 10 分の 1 であることに 相当する。

【ISSCC 会議公開情報】

http://isscc.org/

http://submissions.mirasmart.com/ISSCC2018/PDF/ISSCC2018Advance Program.pdf

【お問い合わせ先】

東京工業大学 工学院 電気電子系 准教授 岡田健一

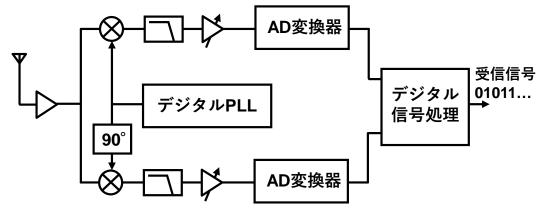
Email: okada@ee. e.titech.ac.jp

【取材申し込み先】

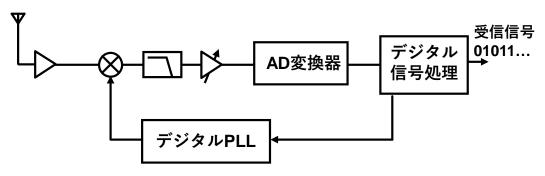
東京工業大学 広報・社会連携本部 広報・地域連携部門

E-mail: media@jim.titech.ac.jp

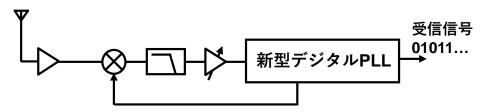
TEL: 03-5734-2975 FAX: 03-5734-3661



(a) 従来型 BLE 受信機の構成



(b) (a)と(c)の中間型



(c) 提案型 BLE 受信機の構成

図1:BLE 受信機の構成

特徴:本開発品である提案型 BLE 無線機 $^{(用語1, 2)}$ では、キャリア再生 $^{(\Piin 7)}$ やアナログデジタル変換 $^{(\Piin 8)}$ を PLL 回路 $^{(\Piin 5)}$ に担わせることで大幅な消費電力の削減を可能とした。低消費電力化が可能なデジタル PLL 回路において、BLE 無線機に必要な低ジッタ $^{(\Piin 4)}$ かつ広帯域な特性を実現できたことにより $^{(\mathbf{c})}$ の構成を実現可能とした。

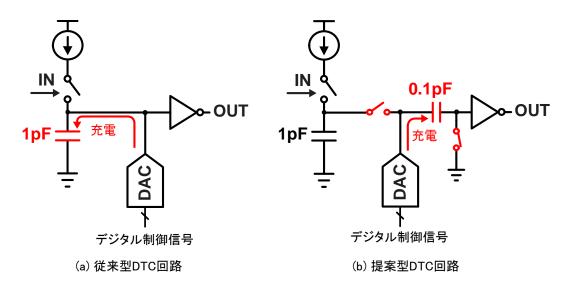


図2:新型デジタル制御遅延回路(DTC)の構成

特徴:従来のデジタル制御遅延回路 (用語3) では、大きな容量の充電が必要なため、消費電力が大きく、また、高速な動作も難しかった。提案する新型のデジタル制御遅延回路では、小さな容量の充電で済むため、低消費電力かつ高速な動作が可能である。

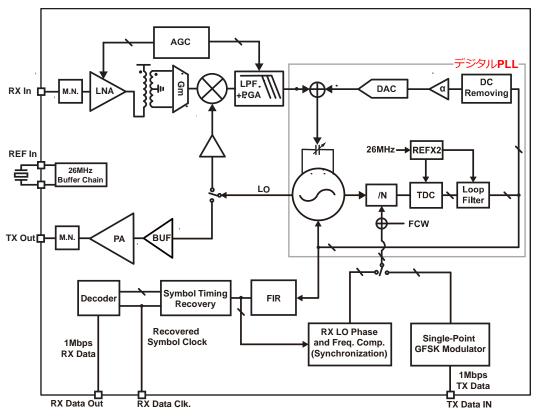


図3:BLE無線機の回路ブロック図

特徴:送受信回路、局部発振器(PLL)、ベースバンド変復調器等を含み、変復調されたデジタル信号として入出力が可能である。

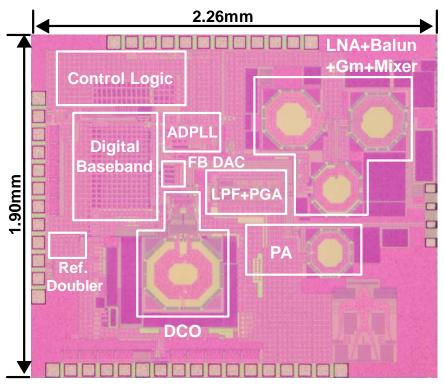


図4:チップ写真

特徴: CMOS 65nm プロセスにより製造した。

表1:従来のBLE無線機との消費電力比較

	東工大 ISSCC 2018	Renesas ISSCC 2015	Dialog ISSCC 2015	TI CC2540 *MCU等込	Nordic nRF51822 *MCU等込
送信	2.9mW	7.7mW	10.1mW	63mW	32mW
受信	2.3mW	6.3mW	11.2mW	59mW	39mW

特徴:従来報告のあったものの半分以下の消費電力での動作を実現した。